

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-250831

(P2002-250831A)

(43) 公開日 平成14年9月6日 (2002.9.6)

(51) Int.Cl.<sup>7</sup>

G 0 2 B 6/13

識別記号

F I

G 0 2 B 6/12

サーチコード(参考)

M 2 H 0 4 7

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願2001-47009(P2001-47009)

(22) 出願日 平成13年2月22日 (2001.2.22)

(71) 出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72) 発明者 大平 健太郎

茨城県日立市日高町5丁目1番1号 日立

電線株式会社オプトロシステム研究所内

(72) 発明者 桜村 誠一

茨城県日立市日高町5丁目1番1号 日立

電線株式会社オプトロシステム研究所内

(74) 代理人 100091823

弁理士 柳瀬 昌之 (外1名)

Fターム(参考) 2H047 K404 PA03 PA04 PA05 PA21

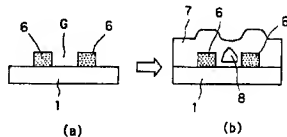
PA24 Q404 Q407 TA11

(54) 【発明の名称】 光導波路の製造方法

(57) 【要約】

【課題】 コア間におけるギャップへの埋め込み不良の発生を抑制することができる光導波路の製造方法を提供する。

【解決手段】 基板1上にコア6を形成する工程と、このコア6を覆うようにクラッド層7を形成する工程とを有する光導波路の製造方法において、クラッド層7を形成した後真空で熱処理を行う工程を備えた。



【特許請求の範囲】

【請求項1】 基板上にコアを形成する工程と、このコアを覆うようにクラッド層を形成する工程とを有する光導波路の製造方法において、上記クラッド層を形成した後に真空中で熱処理を行う工程を備えたことを特徴とする光導波路の製造方法。

【請求項2】 石英基板あるいはバッファ層が形成されたSi平面基板上に電子ビーム蒸着法、RFスパッタリング法、プラズマCVD法等によりコアガラス膜を形成し、このコアガラス膜をフォトリソグラフィ及びドライエッチングにより矩形状に加工した後、これを覆うようにプラズマCVD法あるいはRFスパッタリング法によりクラッド層を形成する光導波路の製造方法において、このクラッド層を形成した後に真空中で1000℃以上の熱を加えて熱処理することを特徴とする光導波路の製造方法。

【請求項3】 上記熱処理の雰囲気ガスに、He、O<sub>2</sub>、N<sub>2</sub>のいずれかを用いるか、もしくはこれらの混合ガスを用いることを特徴とする請求項1または2記載の光導波路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信分野で広く用いられる光導波路の製造方法に関する。

【0002】

【従来の技術】従来の光導波路の製造方法では、図5aに示すように、石英基板21上に電子ビーム蒸着法、RFスパッタリング法、プラズマCVD法等のいずれかの方法により厚さ6μmのコア膜22を形成する。つぎに、図5bに示すように、コア膜22上に光回路のマスクとなる金属膜23をスパッタリング法により形成し、図5cに示すように、フォトリソグラフィ技術によって光回路パターン24を形成する。さらに、図5dに示すように、反応性イオンエッチングによって金属膜23をエッチングし、金属マスク25を形成する。ついで、金属マスク25をマスクとし、図5eに示すように、矩形状コア26を形成する。

【0003】さらに、金属マスク25を除去後、屈折率を安定化させるため、酸素雰囲気中で1000℃以上の温度にて高温熱処理を行い、図5fに示すように、矩形状コア26を覆うように火炎堆積法、プラズマCVD法、RFスパッタリング法等のいずれかの方法によりクラッド膜27を形成する。

【0004】従来の製造方法にて、図5fの火炎堆積法では、Si、B、Pを含んだガラス微粒子でコア26を覆い、高温熱処理で溶融させて透明なクラッド膜27を形成する。しかし、クラッド膜27中ではP、Bが含まれるため、熱処理したときにその熱膨張係数の差からコア26に対して応力が発生する。この応力の影響で、光学特性の偏波依存性が大きくなるという問題がある。

【0005】そこで、BやPなどのFーバンドを含まないSiO<sub>2</sub>組成のみのクラッド膜27を用いた製法が望まれる。このクラッド膜27を用いた製法としては、プラズマCVD法やRFスパッタリング法等が有効である。

【0006】

【発明が解決しようとする課題】しかしながら、プラズマCVD法やRFスパッタリング法によりクラッド膜27を形成した場合、コア26の高さが高くなるにつれ、或いはコア26とコア26の間隔（ギャップ）が狭くなるにつれてクラッド膜27によりギャップGを埋め込むことが困難になるという問題がある。

【0007】この原因としては、基板21に入射するイオンが斜め方向から入射する確率が高いことが上げられる。このためコア26同士が近接すると隣のコア26の影となる部分には膜が形成されにくくなる。

【0008】これにより、矩形状コア26の角部にいわゆるオーバーハングが形成され易くなり、成膜が進行するとオーバーハング同士の接触が起こり、ギャップGへの埋め込み不良（空隙）が発生する。この埋め込み不良は伝導損失等の様々な光学特性を劣化させる要因となる。

【0009】そこで、本発明の目的は、上述した従来の技術が有する課題を解消し、コア間におけるギャップへの埋め込み不良の発生を抑制することができるとする光導波路の製造方法を提供することにある。

【0010】

【課題を解決するための手段】請求項1記載の発明は、基板上にコアを形成する工程と、このコアを覆うようにクラッド層を形成する工程とを有する光導波路の製造方法において、クラッド層を形成した後に真空中で熱処理を行う工程を備えたことを特徴とする。

【0011】請求項2記載の発明は、石英基板あるいはバッファ層が形成されたSi平面基板上に電子ビーム蒸着法、RFスパッタリング法、プラズマCVD法等によりコアガラス膜を形成し、このコアガラス膜をフォトリソグラフィ及びドライエッチングにより矩形状に加工した後、これを覆うようにプラズマCVD法あるいはRFスパッタリング法によりクラッド層を形成する光導波路の製造方法において、このクラッド層を形成した後に真空中で1000℃以上の熱を加えて熱処理することを特徴とする。

【0012】請求項3記載の発明は、請求項1または2記載のものにおいて、上記熱処理の雰囲気ガスに、He、O<sub>2</sub>、N<sub>2</sub>のいずれかを用いるか、もしくはこれらの混合ガスを用いることを特徴とする。

【0013】

【発明の実施の形態】以下、本発明の一実施形態を添付した図面を用いて説明する。

【0014】本製造方法では、図1aに示すように、石

英基板1上に電子ビーム蒸着法、RFスパッタリング法、プラズマCVD法等のいずれかの方法により厚さ6  $\mu\text{m}$ のコア膜2を形成する。つぎに、図1bに示すように、コア膜2上に光回路のマスクとなる金属膜(WSi)3をスパッタリング法により形成し、図1cに示すように、フォトリソグラフィ技術によって光回路パターン4を形成する。さらに、図1dに示すように、反応性イオンエッチング(RIE)によって金属膜3をエッチングし、金属マスク5を形成する。ついで、金属マスク5をマスクとし、図1eに示すように、矩形形状コア6を形成する。さらに、金属マスク5を除去後、屈折率を安定化させるための高温熱処理を行い、図1fに示すように、矩形形状コア6を覆うように、プラズマCVD法或いはRFスパッタリング法等のいずれかの方法により、BやPなどのドーパントを含まないSiO<sub>2</sub>組成のみのクラッド膜7を形成する。なお、上記石英基板1の代わりにSi平面基板を用いたときは、このSi平面基板上にコアよりも屈折率の小さいバッファ層を形成した後上記コア膜2を形成する。

【0015】この種の方法でクラッド膜7を形成した場合、コア8同士が近接したパターンでは、図2a、bに示すように、コア8同士のギャップGを完全に埋め込むことができず、クラッド膜7の内側に空隙8が発生する。

【0016】本実施形態では、図1fの工程を経てクラッド膜7を形成した後、基板1を、図3に示す真空熱処理装置31を用いて熱処理する。

【0017】この真空熱処理装置31は真空チャンバ32と、この真空チャンバ32内を真空引きする真空ポンプ33とを備え、真空チャンバ32には基板を載せる基板ホルダ34と、基板を加熱するヒータ35とを備えて構成される。

【0018】図3を参照して、基板ホルダ34上に上記基板1を載せ、ヒータ35に通電して、真空チャンバ32内の温度を1000°C以上に制御すると共に、真空ポンプ33を動作させ、真空度0.5 Torr以下に制御する。

【0019】この場合、熱処理の雰囲気ガスには、H<sub>2</sub>、O<sub>2</sub>、N<sub>2</sub>のいずれかを用いるか、もしくはこれらの混合ガスが用いられる。

【0020】図4aに示すように、クラッド膜7の内側\*

\*に空隙8が存在した場合、上記条件下で熱処理されると、図4bに示すように、1000°C以上の熱によりこの空隙8が膨張する。また、真空チャンバ32内が真空度0.5 Torr以下になるため、真空チャンバ32内が減圧状態になり、図4cに示すように、クラッド膜7の内側を空隙8が上昇する。そして、この空隙8がクラッド膜7の表面に開口することにより、ギャップGに存在する空隙8が脱気されて、図4dに示すように、コア6間のギャップGが、BやPなどのドーパントを含まないSiO<sub>2</sub>組成のみのクラッド膜7で完全に埋まる。

【0021】本実施形態では、プラズマCVD法或いはRFスパッタリング法等のいずれかの方法によりクラッド膜7を形成した場合、成膜後、ギャップGに閉じこめられた空隙8が、真空中での熱処理で脱気されるため、コア6間のギャップGを、純粋SiO<sub>2</sub>で埋め込むことが可能になる。

【0022】以上、一実施形態に基づいて本発明を説明したが、本発明は、これに限定されるものでないことは明らかである。

【0023】

【発明の効果】本発明では、コア間隔の狭いパターンであっても、そのギャップの空隙が脱気され、コア間がクラッド層で完全に埋め込まれる。

【図面の簡単な説明】

【図1】本発明による光導波路の製造方法の一実施形態を示す工程図。

【図2】ギャップの空隙を示す図。

【図3】真空熱処理装置を示す構成図。

【図4】空隙の埋め込みを説明する図。

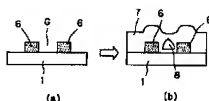
【図5】従来の光導波路の製造方法を示す工程図。

【符号の説明】

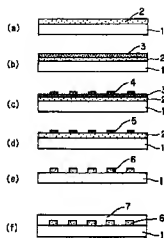
- 1 石英基板
- 2 コア膜
- 3 金属膜(WSi)
- 4 光回路パターン
- 5 金属マスク
- 6 コア
- 7 クラッド膜(クラッド層)
- 8 空隙

31 真空熱処理装置

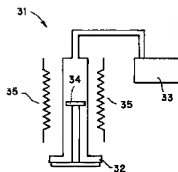
【図2】



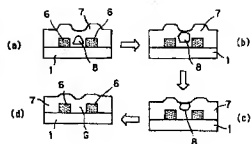
【図1】



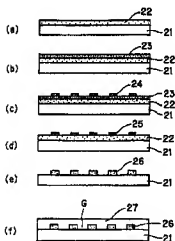
【図3】



【図4】



【図5】



TRANSLATION

(Excerpt from JP-2002-250831)

[0014]

In this manufacturing method, as shown in FIG. 1A, a core film 2 with a thickness of 6  $\mu\text{m}$  is formed on a quartz substrate 1 by any one of methods including the electron beam evaporation method, the RF sputtering method, and the plasma CVD method. Next, as shown in FIG. 1B, a metal film (WSi) 3, which is to be a mask for an optical circuit, is formed on the core film 2 by the sputtering method, and an optical circuit pattern 4 is formed by the photolithography technique as shown in FIG. 1C. Moreover, as shown in FIG. 1D, the metal film 3 is etched by the reactive ion etching (RIE) to form a metal mask 5. Thereafter, as shown in FIG. 1E, a rectangular core 6 is formed by using the metal mask 5 as a mask. Furthermore, after the metal mask 5 is removed, high temperature heat treatment is carried out for stabilizing a refraction index. As shown in FIG. 1F, a clad film (a clad layer) 7, of  $\text{SiO}_2$  composition alone, which does not contain dopants such as B and P, is formed by any one of methods including the plasma CVD method and the RF sputtering method so as to cover the rectangular core 6. It should be noted that when a Si plane substrate is used instead of the quartz substrate 1, the core film 2 is formed after the buffer layer having a smaller refraction index than that of the core, is formed

on the Si plane substrate.

[0015]

In a case where the clad film 7 is formed by this kind of method, a gap G between each of the adjacent cores 6 cannot be completely buried in a pattern in which cores 6 are adjacent to one another, and a void 8 in an inside of the clad film 7 is generated as shown in FIGS. 2A and 2B.

[0016]

In the present embodiment, after formation of the clad film 7 following the process of FIG. 1F, the substrate 1 is heat-treated by using a vacuum heat treatment device 31 shown in FIG. 3.

[0017]

The vacuum heat treatment device 31 is configured by including a vacuum chamber 32 and a vacuum pump 33 for vacuuming the inside of the vacuum chamber 32, the vacuum chamber 32 including a substrate holder 34, on which the substrate is mounted, and a heater 35 for heating the substrate.

[0018]

By referring to FIG. 3, the substrate 1 is mounted on the substrate holder 34, a temperature in the vacuum chamber 32 is controlled so as to be 1000 °C or more by energizing the heater 35, and the vacuum pump 33 is operated to control a degree of vacuum to be 0.5 Torr or less.

[0019]

In this case, as for atmospheric gas for heat treatment, any one of He, O<sub>2</sub>, and N<sub>2</sub> is used, or a mixed gas thereof is used.

[0020]

As shown in FIG. 4A, in a case where the void 8 is present in the inside of the clad film 7, when heat treatment is carried out under the above-described condition, the void 8 is expanded by heat at 1000 °C or more, as shown in FIG. 4B. In addition, since the degree of vacuum in the inside of the vacuum chamber 32 is 0.5 Torr or less, the inside of the vacuum chamber 32 is in the state of being decompressed, and the void 8 is raised inside of the clad film 7 as shown in FIG. 4C. Then, the void 8, which is present in the gap G, is degassed by the void 8 opening on the surface of the clad film 7. Accordingly, as shown in FIG. 4D, the gap G between each of the adjacent cores 6 is completely buried by the clad film 7, of the SiO<sub>2</sub> composition alone, which does not contain dopants such as B and P.

[0021]

In the present embodiment, in a case where the clad film 7 is formed by any one of methods including the plasma CVD method and the RF sputtering method, since the void 8 confined in the gap G is degassed by the heat treatment in vacuum after forming the film, it is made possible to bury the gap G between each of the adjacent cores 6 with pure SiO<sub>2</sub>.